

PAT-NO: JP410290367A
DOCUMENT-IDENTIFIER: JP 10290367 A
TITLE: IMAGE PROCESSOR
PUBN-DATE: October 27, 1998

INVENTOR-INFORMATION:
NAME

SUZUKI, YUZURU

EBIYA, KENJI

SEKINE, HIROSHI

ITO, ATSUSHI

KOYANAGI, KATSUYA

INT-CL (IPC): H04N001/407, G06T005/00

ABSTRACT:

PROBLEM TO BE SOLVED: To enhance the latitude of a screen shape without any reciprocal relation between the resolution and the reproduced gradation and to stably obtain an output image with higher quality.

SOLUTION: A dot pattern whose resolution is 1200 dpi that is twice a reproduction resolution of 600 dpi for an input output image signal is generated at first (a). An output pixel

calculation circuit 20 calculates an output density of a sub pixel of an input image signal based on the dot pattern. As a result, a 6×6 matrix is obtained as a multi-value output value with a resolution of 1200 dpi (a). In order to convert the matrix into that of an output pixel with a resolution of 600 dpi, elements of the matrix are summed in the unit of a 2×2 sub matrix so as to obtain a final output image of a 3×3 matrix matching the resolution of the output pixels.

COPYRIGHT: (C)1998,JPO

----- KWIC -----

Abstract Text - FPAR (2):

SOLUTION: A dot pattern whose resolution is 1200 dpi that is twice a reproduction resolution of 600 dpi for an input output image signal is generated at first (a). An output pixel calculation circuit 20 calculates an output density of a sub pixel of an input image signal based on the dot pattern. As a result, a 6×6 matrix is obtained as a multi-value output value with a resolution of 1200 dpi (a). In order to convert the matrix into that of an output pixel with a resolution of 600 dpi, elements of the matrix are summed in the unit of a 2×2 sub matrix so as to obtain a final output image of a 3×3 matrix matching the resolution of the output pixels.

(11)特許出願公開番号

(43)公開日 平成10年(1998)10月27日

320A

[illegible]

【特許請求の範囲】

【請求項1】 入力画像信号を変換して、画像記録装置への出力画像信号を生成する画像処理装置において、網点スクリーンの成長および濃淡再現の重みを表現する重み係数値であって、前記入力画像信号に対し、 $n \times m$ 倍の解像度を有する網点パターンを格納する網点パターン記憶手段と、

前記入力画像および前記入力画像の1画素に対応する前記網点パターン記憶手段に記憶されている複数の重み係数値のうちの1つの重み係数値に基づいて、 k 値 ($k > 2$) の出力値を算出する第1の算出手段とを具備することを特徴とする画像処理装置。

【請求項2】 前記第1の算出手段によって算出された、 p 個 ($2 \leq p \leq n \times m$) の前記出力値に基づいて、前記出力値に対応する出力画像の1画素に対する出力画素値を算出する第2の算出手段を具備することを特徴とする請求項1記載の画像処理装置。

【請求項3】 前記第1の算出手段は、前記入力画素信号が表す画素値と前記網点パターン記憶手段に記憶されている重み係数値との差分値の関数に基づく値、または所定の値のいずれかを出力値とすることを特徴とする請求項1または2に記載の画像処理装置。

【請求項4】 前記関数は、前記差分値に比例することを特徴とする請求項3記載の画像処理装置。

【請求項5】 複数の多値化参照パターンを選択するための、前記網点パターンに対応した波形制御パターンを格納する波形制御パターン記憶手段と、前記第2の算出手段によって取得された、前記入力画像信号の各画素の出力画素値を、前記波形制御パターン記憶手段に格納されている波形制御パターンに従って選択した多値化参照パターンにより、出力画素値に応じたパルス幅の出力信号に変換する変換手段とを具備することを特徴とする請求項1ないし4のいずれかに記載の画像処理装置。

【請求項6】 前記複数の多値化参照パターンは、複数の位相および周期の異なった三角波あるいはランプ関数系の参照信号を発生する複数の参照信号発生手段を具備することを特徴とする請求項1ないし5のいずれかに記載の画像処理装置。

【請求項7】 前記複数の多値化参照パターンのうち、所定期期の第1の三角波信号を生成する第1の三角波信号発生手段と、前記第1の三角波信号と同一周期で、かつ異なる位相の第2の三角波信号を生成する第2の三角波信号発生手段と、

前記第1および第2の三角波信号と異なる周期の第3の三角波信号を生成する第3の三角波信号発生手段とを具備することを特徴とする請求項1ないし6のいずれかに記載の画像処理装置。

【請求項8】 前記複数の多値化参照パターンのうち、

所定の周期の第1の三角波信号を生成する第1の三角波信号発生手段と、

前記第1の三角波信号と同一周期で、かつ異なる位相の第2の三角波信号を生成する第2の三角波信号発生手段と、

前記第1および第2の三角波信号と異なる周期で、かつ異なる位相の第3の三角波信号を生成する第3の三角波信号発生手段と、

前記第3の三角波信号と同一周期で、かつ異なる位相の第4の三角波信号を生成する第4の三角波信号発生手段とを具備することを特徴とする請求項1ないし6のいずれかに記載の画像処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、電子写真方式のデジタル複写機あプリンタ等に係り、高品位の中間調画像を出力するために用いて好適な画像処理装置に関する。

【0002】

【従来の技術】従来より、電子写真方式のデジタル複写機やプリンタ等において、中間調画像を出力する方式としては、網点画像再現方式と三角波比較方式とが知られている。その概要について以下に説明する。

【0003】＜網点画像再現方式＞網点画像再現方式にあつては、ディザ法または濃度パターン法がある。これらの方式は、図16に示すように、出力画素の解像度の一対一に対応する濃度しきい値マトリックスと入力画像データとを比較し、その結果に基づいて出力画素のオン／オフを制御するという構成をとる。このときの入力画像データと出力画像データとの対応が一対一か、あるいは一対複数画素かで、ディザ法と濃度パターン法とが分類される。図17に示すように、入力画像データと出力画像データとが一対一に対応する場合はディザ法となり、一対複数画素に対応する場合は濃度パターン法となる。ここでは、このような方式の濃度しきい値マトリックスをスクリーンパターンと呼ぶ。

【0004】上記スクリーンパターン内の各濃度しきい値は、8ビット (0～255) の入力画像信号に適用する場合には、例えば、図17に示すスクリーンパターンが、階調範囲 (0～255) をサブピクセル数で等分し、線形量子化されるように設定する (端数は四捨五入)。図17 (b) に示す8ビット (0～255) の入力画像信号に適用した場合、図18 (b) に示すように、各濃度しきい値は、「8」、「24」、「40」、……になる。

【0005】次に、上記濃度しきい値と入力画素の濃度とが比較され、各サブピクセルのオン／オフ状態が決定される。すなわち、入力画素の濃度よりも低い濃度しきい値に対応するサブピクセルはオン状態となり、他のサブピクセルはオフ状態となる。一例として、入力画素の

濃度が「120」であった場合、各サブピクセルのオン／オフ状態は、図18(c)に示すようになる。

【0006】ところで、カラー複写機等で網点画像再現方式を採用する場合には、上述した処理を各原色(K, Y, M, C)毎に行えばよい。しかしながら、各色に対して同一のスクリーンパターンを用いると、僅かな位置ずれによって色ムラが生じたり、各原色の網点が重なった場合に生じる縞模様(モアレ縞)の影響が大きくなる。そこで、図19に示すように、スクリーン角 θ が異なるスクリーンパターンを4種類用いて、これらを各原色に対応させて用いることが一般的である(特公昭52-49361号公報、特開昭54-18302号公報)。

【0007】なお、スクリーン印刷等の分野にあっては、スクリーン角 θ は、 0° 、 15° 、 45° および 75° に設定すると好適であることが知られている。しかしながら、複写機等に応用するためには、同一のスクリーンパターンを繰り返し使用してメモリ容量を削減するため、スクリーン角 θ は有理正接で求めることができる値にする必要がある。なお、図20は、同一のスクリーンパターンを配列した状態を示す概念図である。図示する数字は、濃度しきい値番号である。

【0008】さらに、各原色毎のサブピクセル数なるべく一致させる必要もある。図19に示す例では、スクリーン角 θ については好適な角度の「 $\pm 2^\circ$ 」、サブピクセル数Aは「 17 ± 1 」個の範囲に収まっており、実用上はこの程度で十分である。なお、同図(a)に示すスクリーンパターンは図18(b)に示すものに対応する。

【0009】<三角波比較方式>次に、三角波比較方式にあっては、図21(a)に示すように、まず、入力画素の濃度がアナログ信号に変換される。そして、比較器によって所定周期の三角波と該アナログ信号とが比較され、出力パルス幅信号を得る。アナログ信号のレベルが三角波のレベル以上(あるいはレベル以下)となる場合には、オン状態(例えば、レーザ光の露光状態)、それ以外の場合には、オフ状態となる。すなわち、入力画素の濃度が高いほど、アナログ信号のレベルが高くなり、比較結果がオン状態になるデューティ比も高くなり、出力画像の濃度も高くなる。

【0010】ところで、三角波比較方式において、カラー印刷を行う場合においても、色ムラやモアレ縞による影響を抑制するため、各原色毎にスクリーン角 θ を付与する技術が知られている。例えば、特開昭62-183670号公報では、副走査方向に「1」ライン進む毎に三角波の位相を一定量シフトする技術が開示されている。また、特開平2-296264号公報では、階調再現特性を副走査方向に「1」ライン進む毎に変化させる技術が開示されている。

【0011】

【発明が解決しようとする課題】しかしながら、上述した従来技術においては、以下のような種々の問題があった。まず、網点画像再現方式では、解像度と再現階調数との間に相反関係があった。例えば、出力装置の解像度が「400dpi(ドット/インチ)」であって、「200lpi(ライン/インチ)」の解像度を得たい場合には、スクリーンのサイズを「 2×2 」にする必要がある。すなわち、再現階調数は「4」になり、極めて低い階調しか得られない。逆に、再現階調数を「64」にするためには、スクリーンのサイズを「 8×8 」にする必要がある。このため、解像度は「 $400/8=50$ lpi」になり、大幅に低下する。

【0012】なお、スクリーン印刷を行う場合、出力装置は元々「4000dpi」程度の解像度を有しているので、再現階調数を大とした場合であっても、肉眼では画像の粗さは目立たない。しかしながら、電子写真方式では、「400dpi~600dpi」程度の解像度が限界であるので、上述した問題が生じる。

【0013】一方、三角波比較方式では、解像度と再現階調数との間に相反関係はない。しかしながら、上述した技術によって各原色毎にスクリーン角 θ を付与することは実用性に乏しい。この理由を図22を参照して説明する。図22(a)において、S1は、アナログ信号であり、このアナログ信号S1は、三角波信号と比較される。三角波信号は、副走査方向の「1」ライン毎に位相が徐々に遅延される。

【0014】この比較結果によって得られたレーザの露光パターンを同図(b)に示す。同図(b)から明らかのように、副走査方向の「1」ライン毎に三角波の位相をシフトさせると、網点やスクリーン形状の崩れ、あるいは途切れ等を招きやすい。これにより、階調特性および粒状性再現に悪影響が生じ、満足できる画質を得ることが困難であった。さらに、スクリーン角 θ およびスクリーン線数(解像度)についても、用いられる三角波パターンの周期に拘束され、自由度が少なかった。

【0015】この発明は上述した事情に鑑みてなされたもので、解像度と再現階調数との間に相反関係がなく、しかもスクリーン形状の自由度を高めることができ、より高品質な出力画像を安定して得ることができる画像処理装置を提供することを目的としている。

【0016】

【課題を解決するための手段】上述した問題点を解決するために、請求項1記載の発明では、入力画像信号を変換して、画像記録装置への出力画像信号を生成する画像処理装置において、網点スクリーンの成長および濃淡再現の重みを表現する重み係数値であって、前記入力画像信号に対し、 $n \times m$ 倍の解像度を有する網点パターンを格納する網点パターン記憶手段と、前記入力画像および前記入力画像の1画素に対応する前記網点パターン記憶手段に記憶されている複数の重み係数値のうちの1つの

重み係数値から、 k 値 ($k > 2$) の出力値を算出する第1の算出手段とを具備することを特徴とする。

【0017】この発明によれば、入力画像信号と前記網点パターン記憶手段に格納されている網点パターンとに基づいて前記入力画像信号の各画素の出力画素値を算出する際に、第1の算出手段により、入力画像信号に対して $n \times m$ 倍の解像度を有する網点パターンを用い、該網点パターンを構成する複数の重み係数値のうちの1つの重み係数値に従って k 値 ($k > 2$) の出力画素値を算出するようにしたので、解像度と再現階調数との間に相反関係がなく、しかもスクリーン形状の自由度を高めることが可能となり、より高品質な出力画像を安定して得ることが可能となる。

【0018】

【発明の実施の形態】次に図面を参照してこの発明の実施形態について説明する。

【0019】A. 第1実施形態の構成

図1は本発明の第1実施形態による画像処理装置の構成を示すブロック図である。図において、画像処理装置は、スクリーン角生成パターン発生回路10、出力画素値算出回路20および波形制御多値化回路30からなる。以下、 $n=1$ 、 $m=1$ の場合の各部の構成について説明する。

【0020】A-1. スクリーン角生成パターン発生回路

スクリーン角生成パターン発生回路10は、カラープリント出力時にC、M、Y、K毎に異なるスクリーン角の網点パターンを生成する。副走査方向アドレスカウンタ102は、水平同期信号H_SYNCをカウントし、該カウント値を出力する。また、主走査方向アドレスカウンタ104は、画素クロックCLKをカウントし、該カウント値を出力する。

【0021】リセット回路105は、水平同期信号H_SYNCがスクリーン角生成パターン発生回路10に入力された場合、あるいは主走査方向アドレスカウンタ104のカウント値が所定のリセット値に達した場合に主走査方向アドレスカウンタ104をリセットする。これにより、カウンタ値は「0」に戻る。

【0022】例えば、図19(b)に示す15°のスクリーンの場合には、特公昭52-49361号公報に開示されている方式により、これを展開して得られた、図20に示す展開パターンを生成する。このときに生成される $L \times L$ の長方形マトリックスを主走査方向に L 画素毎、副走査方向には L ライン進む毎に繰り返して使用することで、所望のスクリーンパターンで埋め尽くされたスクリーンが生成できる。このときの主走査方向のリセット値は「17」となる。

【0023】同様に、リセット回路105は、副走査方向アドレスカウンタ102のカウント値がリセット値（この場合、副走査方向のリセット値も「17」とな

る）に達した場合、該副走査方向アドレスカウンタ102をリセットする。また、網点パターンメモリ103は、この実施形態では「17×17バイト」のメモリ容量を有し、上記副走査方向アドレスカウンタ102、主走査方向アドレスカウンタ104のカウント値によってアクセスされる。該網点パターンメモリ103には、使用されるスクリーンパターンを配列した内容が記憶されている。すなわち、上述した図20に示す $L \times L$ の長方形マトリックスの展開パターンが格納される。このようにして、網点パターンメモリ103は、副走査方向アドレスカウンタ102、主走査方向アドレスカウンタ104のカウント値に応じた網点パターン値Sを出力する。

【0024】次に、実際に使用する網点パターン値の例を図2に示す。図2に示す網点パターン値は、図19(a)に示す「0°」のスクリーン角 θ に対応し、以下に示す手順で変換された後、実際の網点パターンメモリ103に格納される。まず、図19(a)に示すマトリックス内の各パターン値から「1」を引いたマトリックスを求め、次に、 4×4 のマトリックスから求められるステップゲイン値「16 ($= 256 / (4 \times 4)$)」を、先に求めたマトリックスに掛け合わせ、実際に網点パターンメモリ103に格納する網点パターンを決定する。この結果、マトリックス内のこれらの値は、その画素がオン（黒）になったときの、全体（256）に対する割合（重み）を示すことになる。すなわち、1個のドットがオンになった場合には、 $1 / 16 \times 256 = 16$ 、2個のドットがオンになった場合には、 $2 / 16 \times 256 = 32$ となる。但し、図2に示す網点パターンでは、後述する計算の簡略化のために、上述したように、図19(a)に示すマトリックスから「1」を引いて、「0」から開始するパターンとしている。

【0025】次に、波形制御パターンメモリ111は、図19(b)に示すスクリーンパターンが用いられる場合、図20に示す $L \times L$ のマトリックスを格納するために、「17×17ビット」のメモリ容量を有し、網点パターンメモリ103の各網点パターンに対応して、図3(b)に示すような「0」、「1」、「2」のいずれかを示す2ビットの波形パターンを記憶する。このとき、「0」は右側からドットが成長する場合の波形パターンであり、「1」は左側から成長する場合の波形パターン、「2」は真ん中から成長する場合の波形パターンである。但し、この値に限られるわけではない。本実施形態の場合には、合計3種類のパターンであるので、 $17 \times 17 \times 2$ ビットの波形パターンメモリが必要となる。そして、副走査方向アドレスカウンタ102、主走査方向アドレスカウンタ104のカウント値によって、波形制御パターンメモリ111の波形パターンがアクセスされ、スクリーン切換信号SCSとして出力される。ここで、各網点パターンに対応する波形パターンの例を図3(c)に示す。また、図4は、網点パターンの他の例を

示す概念図であり、左から順に「0」、「2」、「1」となる波形パターンを有し、いわゆる万線と呼ばれるものである。

【0026】A-2. 出力画素値算出回路

次に、出力画素値算出回路20の構成について図5を参照して説明する。図において、減算器201は、入力画像信号（画素濃度）Vから網点パターン信号Sを減算する。階調ゲインレジスタ210は、階調ゲインGを記憶している。なお、階調ゲインGは、図19の網点パターンのサブピクセル数（上記例では「16」、「17」または「18」）に等しくなるように設定される。次に、乗算器202は、減算器201での減算値Nと階調ゲインGとを乗算し、その乗算結果Mを出力する。比較器203、204は、各々、乗算結果Mが「0」より小さいか、あるいは255より大きいかを判定し、それぞれの判定結果1ビットずつを合わせた2ビットをデコード208に入力し、セレクト209への選択信号とする。一方、乗算器202の結果は、それぞれ異なる特性を有する3つのLUT（この例では3種類のLUTを用いたが、これに限られるものではない）205、206、207に入力され、階調補正された後にセレクト209に供給される。

【0027】セレクト209は、上記LUT205、206、207からの信号と、予めレジスタにセットされている「0」または「255」の2つの信号との合計5つの信号を、デコード208からの2ビット信号と、波形制御パターンメモリ111からの波形制御パターン信号2ビットとの合計4ビットの値に応じて選択し、出力画像信号ODとして送出する。セレクト209は、比較器203、204の比較結果に基づいて、乗算結果Mが「0」以下であれば、値「0」を出力し、「255」以上であれば、値「255」を出力する。上記2つの値以外の場合には、波形制御パターン信号2ビットに従って、波形パターンに対応したLUT205～LUT207のいずれかの補正用LUTの出力結果を出力する。

【0028】ここで、従来の2値化方式による網点化と、本発明の出力画素値算出法による網点化とをそれぞれの原理を比較して説明する。図6は、従来の2値化方式による網点化の原理を示す概念図である。図において、入力信号が $182/255=71\%$ の面積率を有する信号として入力された場合、図示したような 4×4 の合計16個の出力画素のうち、11個がオン（255）となり、残り5個がオフ（0）となる。このとき、出力信号の面積率は、 $(255 \times 11) / (255 \times 16) \times 100\% = 69\%$ となり、 $4 \times 4 = 16$ 階調分の量子化レベルしか確保されないため、この場合、 $1/16 = 6.25\%$ 単位の量子化ステップによる量子化誤差が発生してしまうので、満足できるものではなかった。仮に、12個までがオン（255）となっても、このときの出力信号の面積率は、 $(255 \times 12) / (255 \times 16) \times 100\% = 75\%$ となり、6%の量子化誤差が発生してしまう。

16) $\times 100\% = 75\%$ となり、6%の量子化誤差が発生してしまう。

【0029】これに対して、図7に示す本発明の出力画素値算出法による網点では、 $4 \times 4 = 16$ の各画素の持つ重み（その画素までがオンになったときのベタ濃度レベル「255」に対する割合）を表す網点パターンマトリックスを用いて後述する決定法により、フィードバック演算なしに、 4×4 の各出力画素の出力濃度レベルを算出する処理を行う。これによると、入出力間での再現量子化誤差を最小にするように、中間濃度レベルの出力画素制御ができるため、出力信号の面積率は、 $(255 \times 11 + 96) / (255 \times 16) \times 100\% = 71\%$ となり、8ビットの入出力システムに適用した場合、「256」の量子化ステップ、 $1/256 = 0.4\%$ 以下の量子化誤差に収まる階調再現が可能になる。

【0030】さらに、算出方法について図5を参照して説明する。入力画像信号Vの値が「182」であって、網点パターンメモリ103から図19(a)に示す「0」の各値が出力された場合を想定して具体例を説明する。まず、入力画像信号Vが「182」であれば、網点パターンの 4×4 マトリックスの各パターン値S（「0」、「16」、……、「240」）に対して減算器201で $V-S$ を実施し、その結果Nに階調ゲインG（この場合、 $256/16=16$ ）を乗算器202で乗算し、乗算結果Mを得る。この乗算結果Mが「0」より小さければ、「0」を出力し、「255」より大きければ、「255」を出力することになる。網点パターン値が「160」以下のときには、乗算結果Mが「255」以上の値を示す。一方、網点パターン値が「192」以上のときには、乗算結果Mが「0」以下の値を示す。網点パターン値が「176」のときのみ、乗算結果Mは「0」と「255」の間の「96」を示すことになる。以上の結果から、セレクト209は、網点パターン値が「160」以下のときは「255」を、網点パターン値が「192」以上のときは「0」を、網点パターン値が「176」のときは、M値「96」がLUT205、206、207により変換されたいずれかの値の1つを、波形制御パターン信号で選択して出力する。これらの各LUT205、206、207に設定する変換特性については後述するが、簡単のためにリニアなものがいずれかのLUTに設定されているとすれば、乗算値Mからは「96」がそのまま出力される。この結果、図7に示すような出力結果が得られる。

【0031】以上説明してきたように、上記構成によれば、入力信号に忠実な量子化誤差の少ない階調再現方式が実現できるが、中間濃度レベルを再現させる手段、およびその特性によっては、原理的に実現できるものとは異なることが予想される。

【0032】ここで、図8(a)、(b)は、上述した構成によるスクリーン生成方式によって得られるトーン

再現特性を示す概念図、および補正トーン特性の効果を
示す概念図である。本方式によるトーン再現特性は、図
8(a)に示すように、網点パターンのオン(255)
画素が担うデジタル部分の階段的階調再現部と中間濃度
レベル画素が担うアナログ部分の連続的階調再現部とが
合成されたものとなる。このため、これら両者の階調再
現部がともにリニアな特性とならなければ、基本的に不
連続点のある階調特性となり、疑似輪郭が発生してしま
う。このために、中間濃度画素値の再現を担うアナログ
スクリーン生成部のトーン再現性および「0」、「25
5」出力からなる階段的階調再現を担うデジタルスク
リーン生成部のトーン再現性の双方を補正する手段が必要
となる。

【0033】上記トーン再現性を補正する手段が図5に
示すLUT205〜LUT207である。図8(a)に
示すように、トーン補正前は、スクリーンパターンしき
い値が作るデジタル部分の階段的階調再現域と、中間濃
度画素値によるアナログ部分の連続的階調再現域との接
点で、不連続点を有するゆらぎのある階調特性となる。
これに対して、階段的階調再現域と連続的階調再現域と
の双方を適切に補正した図8(b)に示すトーン再現特
性は、リニアな疑似輪郭のない特性となる。

【0034】図9(a)、(b)は、アナログ部分の連
続的階調再現を実際に補正する場合の手順を示す概念図
である。図において、アナログスクリーンによるトーン
再現特性が図9(a)であった場合、これがリニアにな
るように逆関数となる図9(b)のトーン特性を求め
る。さらに、ハイライト部分でのトーンカーブの立ち上
がり、および高濃度部分でのトーンカーブのyを、でき
るだけ滑らかになるように決定し、これをLUTにセッ
トする。このときのLUTは、後述するような複数の波
形特性のうちのひとつを選択して使用するような多値化
手段をとる場合は、波形の種類毎に設定することが有効
である。また、本実施形態のように、200線Aタイ
プ、200線Bタイプ、400線の位相、周期が異なる
三角波パターンによる多値化手段の場合は、それらに対
応して3種のLUTを設ける。但し、これらLUTの種
類、数等は、これに限らず、網点パターンに依存して切
り替えるようにしてもよい。

【0035】一方、図8(a)、(b)に示すデジタル
部分の階段的階調再現域については、階段の高さ(量子
化ステップの幅)が均一になるように、出力画素値算出
回路20の前段に設けたトーン補正手段で補正する。こ
のような構成にすることで、疑似輪郭等のないリニアリ
ティの高い階調再現特性の実現が可能になる。

【0036】A-3. 波形制御多値化回路

次に、図10は、波形制御多値化回路30の構成を示す
ブロック図である。図において、D/A変換回路301
は、画像濃度信号ODをアナログ信号に変換して出力す
る。パターン発生部302、303、304は、各々、

相互に「180°」位相の異なる200線のA相、B相
の2種類の三角波信号、および400線の三角波信号を
出力する。コンパレータ305、306、307は、上
記三角波信号と上記アナログ信号とを各々比較し、比較
結果をデジタル信号として出力する。すなわち、上記デ
ジタル信号は、アナログ信号のレベルが三角波信号のレ
ベル以上である場合には「1」になり、それ以外の場合
には「0」となる信号である。

【0037】セレクト305は、スクリーン切換信号S
CS(波形制御パターンメモリ111の内容)に基づい
て、これらアナログ信号のうち、いずれか1つを画素ク
ロックCLKに同期させて選択し、出力する。この出力
信号は、レーザダイオード用の出力パルス変調信号とし
て出力される。

【0038】ここで、選択されるアナログ信号に対
応する部分の三角波信号の波形を図3(c)に示す。同図
(b)、(c)を比較すると、スクリーン切換信号SC
S(成長パターン)が「0」である場合には、パターン
発生器302、303のいずれかのうち、立ち上がりの
半周期にある三角波パターンにより得られたパルス変調
信号が選択回路308で選択され、このシステムの場合
には、画素の右側から打点される。スクリーン切換信号
SCSが「1」である場合には、パターン発生器30
2、303のいずれかのうち、立ち下りの半周期にあ
る三角波パターンにより得られたパルス変調信号が選択
回路308で選択され、画素の左側から打点される。ま
た、スクリーン切換信号SCSが「2」である場合に
は、パターン発生器304の400線周期の三角波パ
ターンにより得られたパルス変調信号が選択回路308で
選択され、画素の中央から打点される。

【0039】したがって、相互に「180°」位相の異
なる200線のA相、B相の2種類の三角波信号パター
ンを参照した、コンパレータ305、306から出力さ
れるアナログ信号のうち、どちらが選択されるかは、ス
クリーン切換信号SCSのみによっては一意に決まらな
い。例えば、スクリーン切換信号SCSが一定値のま
ま、画素クロックCLKが複数回入力されると、セレクト
305は、両アナログ信号を交互に選択することになる。
また、ここで用いられる三角波波形は、パターン
1、2のみならず、その1/2周期の三角波パターンや
ノコギリ波等を用いることも考えられる。また、その数
も上述した3つの三角波信号に限定されるものではな
く、3つ以上であってもよい。さらに、三角波信号に
限定されるものではなく、ランプ関数系の信号であって
もよい。

【0040】B. 第1実施形態の動作

次に、本第1実施形態の動作を説明する。本第1実施
形態の画像処理装置を用いてカラー画像を出力する場合、
最初にY色の出力処理が行われる。

【0041】まず、各メモリ、レジスタ、カウンタ等が

11

リセットされ、図3(a)および(b)に示す「0°」に係る網点パターン(このときに上述した重み変換されている)および波形制御パターンが図1の網点パターンメモリ103および波形制御パターンメモリ111に各々書き込まれ、リセット回路105におけるリセット値は「4」に設定される。

【0042】さらに、該網点パターンに応じて、出力画素値算出回路20内の階調ゲインレジスタ210に値「16」が書き込まれる。次に、主走査方向アドレスカウンタ104に画素クロックCLKが供給され、出力画素値算出回路20にはK色に係る入力画像信号Vが供給される。主走査方向アドレスカウンタ104は画素クロックCLKをカウントするが、カウント値が「4」に達すると、該カウント値は、リセット回路105によってリセットされる。また、副走査方向アドレスカウンタ102からは「0」が出力される。

【0043】これにより、網点パターンメモリ103にあっては、「Y(副走査方向)=0、X(主走査方向)=0」のアドレスから「Y(副走査方向)=0、X(主走査方向)=3」までの「4」アドレスが繰り返しアクセスされ、対応する「4」種類の網点パターンSが出力画素値算出回路20に繰り返し供給される。出力画素値算出回路20にあっては、比較器203、204の比較結果と波形制御パターンに基づいて、乗算器202から出力されたLUT後の3つの中間値、「255」、「0」のうち、いずれか1つの値が選択され、選択された値は画像濃度信号ODとして出力される。

【0044】また、波形制御パターンメモリ111にあっては、網点パターンSに対応したスクリーン切換信号SCSが出力される。このようにして、主走査方向の「1」ライン分のスキヤンが終了すると、水平同期信号H_SYNCがスクリーン角生成パターン発生回路10に供給される。これにより、副走査方向アドレスカウンタ102のカウント値がインクリメントされるとともに、主走査方向アドレスカウンタ104のカウント値がリセットされる。

【0045】そして、次のラインに対するスキヤンが開始される。そして、「4」ライン分のスキヤンが終了した後に、水平同期信号H_SYNCが副走査方向アドレスカウンタ102に入力されると、副走査方向アドレスカウンタ102のカウント値が「4」となる。リセット回路105は、この状態を検出すると、副走査方向アドレスカウンタ102のカウント値を「0」にリセットする。

【0046】以後、同様に、画素クロックCLKに同期して入力画像信号Vが出力画素値算出回路20に供給されると、網点パターンメモリ103および波形制御パターンメモリ111がアクセスされ、サブピクセルが出力画素値算出回路20に供給されるとともに、スクリーン切換信号SCSが波形制御多値化回路30に供給され

12

る。これにより、「1」ページ分のK色の画像濃度信号ODが波形制御多値化回路30に順次供給される。

【0047】Y色の出力が終了すると、次にM色の出力処理が行われる。まず、各メモリ、レジスタ、カウンタ等がリセットされ、図3(a)および(b)に示す「14°」に係る網点パターン(このときに上述した重み変換されている)および波形制御パターンが網点パターンメモリ103および波形制御パターンメモリ111に各々書き込まれ、リセット回路105におけるリセット値は「17」に設定される。

【0048】さらに、該網点パターンに応じて、出力画素値算出回路20内の階調ゲインレジスタ210に値「17」が書き込まれる。そして、画素クロックCLKがスクリーン角生成パターン発生回路10に供給され、M色の入力画像信号Vが出力画素値算出回路20に供給されると、Y色において説明したのと同様の処理が行われ、「1」ページ分のM色の画像濃度信号ODが波形制御多値化回路30に順次供給される。

【0049】M色の出力が終了すると、次にK色の出力処理が行われる。まず、各メモリ、レジスタ、カウンタ等がリセットされ、図3(a)および(b)に示す「45°」に係る網点パターンおよび波形制御パターンが網点パターンメモリ103および波形制御パターンメモリ111に各々書き込まれ、リセット回路105におけるリセット値は「6」に設定される。

【0050】さらに、該網点パターンに応じて、出力画素値算出回路20内の階調ゲインレジスタ210に値「18」が書き込まれる。そして、画素クロックCLKがスクリーン角生成パターン発生回路10に供給され、K色の入力画像信号Vが出力画素値算出回路20に供給されると、Y色において説明したのと同様の処理が行われ、「1」ページ分のK色の画像濃度信号ODが波形制御多値化回路30に順次供給される。

【0051】K色の出力が終了すると、次に、C色の出力処理が行われる。まず、各メモリ、レジスタ、カウンタ等がリセットされ、図3(a)および(b)に示す「75°」に係る網点パターンおよび波形制御パターンが網点パターンメモリ103および波形制御パターンメモリ111に各々書き込まれ、リセット回路105におけるリセット値は「17」に設定される。

【0052】さらに、該網点パターンに応じて、出力画素値算出回路20内の階調ゲインレジスタ210に値「17」が書き込まれる。そして、画素クロックCLKがスクリーン角生成パターン発生回路10に供給され、C色の入力画像信号Vが出力画素値算出回路20に供給されると、Y色において説明したのと同様の処理が行われ、「1」ページ分のC色の画像濃度信号ODが波形制御多値化回路30に順次供給される。

【0053】ここで、濃度しきい値Sおよび入力画像信号Vに基づいて生成される画像濃度信号ODの一例を図

11(c)に示す。このように、各色に係る画像濃度信号ODが波形制御多値化回路30に供給されると、該画像濃度信号ODは、D/A変換回路301を介してアナログ信号に変換される。また、パターン発生部302～304からは位相、周期の異なる三角波信号が出力される。ここで、画像濃度信号ODが「255」である場合は、セクタ305～307の出力するデジタル信号は常に「1」になるので、出力パルス変調信号のデューティ比は「100%」になる。

【0054】また、画像濃度信号ODが「0」である場合は、セクタ305～307の出力するデジタル信号は常に「0」になるので、出力パルス変調信号のデューティ比は「0%」になる。そして、画像濃度信号ODが中間濃度である場合は、出力パルス変調信号のデューティ比は、該中間濃度に応じた値になる。その際、用いられる三角波信号に応じて、網点形状は、図11(d)または(e)に示すものが考えられる。

【0055】例えば、図11(d)に示すように、単一の三角波パターンによって多値化した場合、トギレが発生し、満足されるものではない。しかし、本実施形態にあっては、図3(c)に示す三角波パターンが採用されるように、選択回路308で切換処理が行われる。したがって、一方、波形制御パターンSCSに基づいて、波形制御多値化した場合、図11(e)に示すように、元々の想定していたスムーズな網点形状を生成できる。

【0056】C. 実施形態の効果

①以上説明したように、本実施形態によれば、「入力画像信号V<濃度しきい値S」の条件を満たし、かつ、「値N(N=V-S+D)は負値ではない」という条件を満たすサブピクセルに対して、該値Nに応じた中間濃度が設定される。すなわち、解像度と再現階調数との間に相反関係がなく、スクリーンパターンを構成するサブピクセル数が少ない場合であっても、十分な再現階調数を得ることができる。

【0057】②さらに、本実施形態によれば、中間濃度の第1のサブピクセルに主走査方向に隣接し、該第1のサブピクセルよりも濃度しきい値の低い第2のサブピクセルが存在する場合には、この第1、第2のサブピクセルのオン状態の部分が連続するように、三角波信号が選択される。これにより、スクリーン形状の崩れを防止でき、高品質な出力画像を安定して得ることができる。

【0058】D. 第2実施形態

本第2実施例では、さらに、この網点形状の設定自由度を高め、スムーズな網点形状を生成できる方式を提案する。

【0059】基本的に、本第2実施形態による方式は、これまで説明してきた第1実施形態を拡張したものである。入出力画像信号の解像度を、例えば、主走査、副走査とも600dpiとしたときに、上述した実施形態では、同じ解像度を有する網点パターンを作り、これに基

づいて、多値化信号(最終的なパルス幅変調信号)を得ていた。これに対して、ここでの例は、入出力画像信号の解像度に対して、高い解像度、例えば、主走査、副走査とも1200dpiの網点パターンを生成し、これに基づいて、出力画素値算出を実施した後、出力の解像度600dpiに合わせるように変換した多値化信号を得ることにより、より理想の形状に近い網点信号を生成することを実現している。

【0060】具体的には、図12(a)に示すように、例えば、入出力画像信号の解像度600dpiに対して、2倍の解像度の1200dpiとなる網点パターンを生成する。この場合、6×6のマトリックスで36ステップを有するパターンとなるが、第1の実施形態で説明したように、マトリックスの各画素の持つ重みは、 $256/36 \approx 7$ となり、同様に、「0」、「7」、「14」、……、「248」というように網点成長順にパターン配置する。

【0061】次に、出力画素値算出回路20において、前述したアルゴリズムと同様のアルゴリズムによって計算を行うが、このときに用いる階調ゲイン値Gと、そのあとで実施される比較器への値の設定を拡張して考える必要がある。このときの階調ゲイン値Gは、全体としては、6×6の網点パターンを用いているが、入力の解像度と同等のマトリックスサイズということで、 $3 \times 3 = 9$ と解釈する。したがって、階調ゲイン値Gは「9」となる。比較器への設定値は、「0」以下の値検出については変わらないものの、大きいほうの値については、8ビットデータの最大値「255」ではなく、出力画素値算出回路20内での網点パターン解像度1画素当たりが持つ最大値を設定する。この場合、1入力解像度に対して、 $2 \times 2 (n \times m)$ の網点パターンが対応するため、網点パターン解像度1画素当たりが持つ値は $255 / (2 \times 2) = 63.75$ となる。図12(a)、(b)では、この条件下での計算例を示しているが、1200dpiの解像度を有する多値出力値として、図12(a)に示す値のマトリックスを得る。このときの値は、「0」か「64(本当は63.75)」か、1つの中間値(この場合は「44」)で構成されるマトリックスとなる。

【0062】次に、このマトリックスを出力画素の解像度600dpiに変換するために、 2×2 のサブマトリックスの単位で合計を求め、図12(b)に示すように、出力画素の解像度に一致した 3×3 の最終出力画像を得る。図13には、第1の実施例の出力結果との比較を示す。図において、両者とも、出力総和値は変わらないが、第2の実施例の方が、中間濃度値の発生箇所が多く現れ、網点形状として、よりスムーズなものが得られていることが分かる。

【0063】実際の処理構成は、図14に示すもので、網点パターンをサブマトリックスの分割数分有し、これ

に対して、処理を行うために、分割数分の減算器201-1~201-n、乗算器202-1~202-n、セクタ203-1~203-nを備え、並列計算を実施した後、最終的に各分割毎の多値出力信号を加算器&セクタ209aで合計して出力する構成となっている。図12を図14で実施する場合の分割数nは、サブマトリックスが $2 \times 2 (n \times m)$ であるから「4」となる。

【0064】E. 第3実施形態

本第3実施例は、上述した第2実施形態を拡張したものである。入力画像信号の解像度を、例えば、主走査、副走査とも600dpiとしたときに、第2実施形態と同様に、入力画像信号の解像度に対して高い解像度、例えば、主走査、副走査とも1800dpi（入力解像度 \leq 出力解像度 \leq 網点パターン解像度）に合わせるように変換した多値化信号を得ることにより、より理想の形状に近い網点信号を生成することを実現している。

【0065】具体的には、図15に示すように、例えば、入力画像信号（600dpi）に対して、3倍の解像度の1800dpiとなる網点パターンを生成する。この場合、 6×6 のマトリックスで36ステップを有するパターンとなるが、第1、第2実施形態で説明したように、マトリックスの各画素の持つ重みは、 $256/36 \approx 7$ となり、同様に、「0」、「7」、「14」、…、「248」というように網点成長順にパターン配置する。

【0066】次に、出力画素値算出回路20において、前述したアルゴリズムと同様のアルゴリズムによって計算を行うが、このときに用いる階調ゲイン値Gと、そのあとで実施される比較器への値の設定を拡張して考える必要がある。このときの階調ゲイン値Gは、全体としては、 6×6 の網点パターンを用いているが、出力の解像度と同等のマトリックスサイズということで、 $3 \times 3 = 9$ と解釈する。したがって、階調ゲイン値Gは「9」となる。比較器への設定値は、「0」以下の値検出については変わらないものの、大きいほうの値については、8ビットデータの最大値「255」ではなく、出力画素値算出回路20内での網点パターン解像度1画素当たりが持つ最大値を設定する。この場合、1出力解像度に対して、 $2 \times 2 (n \times m)$ の網点パターンが対応するため、網点パターン解像度1画素当たりが持つ値は $255 / (2 \times 2) = 63.75$ となる。

【0067】図15(a)、(b)では、この条件下での計算例を示しているが、1800dpiの解像度を有する多値出力値として、図15(a)に示す値のマトリックスを得る。このときの値は、「0」か「64（本当は63.75）」か、1つの中間値（この場合は「44」）で構成されるマトリックスとなる。次に、このマトリックスを出力画素の解像度900dpiに変換するために、 2×2 のサブマトリックスの単位で合計を求め、図15(b)に示す、出力画素の解像度に一致した

3×3 の最終出力画像を得る。

【0068】なお、上述した第3実施形態において、出力画素値算出回路20では、入力画像信号を網点パターンの解像度に合わせるとともに、出力の解像度に合わせて加算器&セクタ209aのクロックを変える必要がある。

【0069】F. 変形例

なお、本発明は、上述した第1または第2実施形態に限定されるものではなく、種々の変形が可能である。例えば、上記第1または第2実施形態にあっては、第1および第2の三角波信号として、位相が「 180° 」異なる三角波信号を用いたが、2種類の鋸波信号を発生させ、スクリーン切換信号SCSに基づいて、これら鋸波信号のうち、一方を参照信号として選択してもよい。

【0070】また、上述した第1または第2実施形態では、濃度パターン法を用いた場合の例を説明したが、ディザ法を用いる場合であっても同様に適用可能である。すなわち、上記第1または第2実施形態における「サブピクセル」をディザ法における「一画素」と考え、画像濃度信号ODとしてディザ法による画像濃度信号を用いればよい。これにより、上記実施形態のものは、n個の入力画素Q1、Q2、……、Qnを、各々、対応するn個の出力画素R1、R2、……、Rnに変換するものになる。

【0071】

【発明の効果】以上、説明したように、この発明によれば、入力画像信号と前記網点パターン記憶手段に格納されている網点パターンとに基づいて前記入力画像信号の各画素の出力画素値を算出する際に、第1の算出手段により、入力画像信号に対して $n \times m$ 倍の解像度を有する網点パターンを用い、該網点パターンを構成する複数の重み係数値のうちの1つの重み係数値に従ってk値（ $k > 2$ ）の出力画素値を算出するようにしたので、解像度と再現階調数との間に相反関係がなく、しかもスクリーン形状の自由度を高めることができ、より高品質な出力画像を安定して得ることができるという利点が得られる。

【図面の簡単な説明】

【図1】 本発明の第1実施形態による画像処理装置の構成を示すブロック図である。

【図2】 網点パターンの変換方法を示す概念図である。

【図3】 網点パターンの例を示す概念図である。

【図4】 網点パターンの他の例を示す概念図である。

【図5】 出力画素値算出回路の構成を示すブロック図である。

【図6】 従来の二値化方式による網点化の原理を説明するための概念図である。

【図7】 本実施形態による網点化の原理を説明するための概念図である。

【図8】 トーン再現特性と補正トーン特性の一例を示す概念図である。

【図9】 アナログスクリーン生成器のトーン再現特性と補正トーン特性の一例を示す概念図である。

【図10】 波形制御多値化回路の構成を示すブロック図である。

【図11】 第1実施形態による効果の一例を示す概念図である。

【図12】 本発明の第2実施形態による画像処理装置の原理を説明するための概念図である。

【図13】 第2実施形態による網点再現性向上例を示す概念図である。

【図14】 第2実施形態による画像処理装置（一部）の一構成例を示すブロック図である。

【図15】 本発明の第3実施形態による画像処理装置の原理を説明するための概念図である。

【図16】 ディザ法の処理構成例を示すブロック図である。

【図17】 ディザ法と濃度パターン法の比較を示す概念図である。

【図18】 濃度パターン法の2値化例を示す概念図である。

【図19】 スクリーン角生成セル（基本パターン）を説明するための概念図である。

【図20】 スクリーン角生成を説明するための概念図

である。

【図21】 アナログ三角波比較方式の構成例を示すブロック図、および動作例を示す概念図である。

【図22】 アナログ三角波比較方式の例を示す概念図である。

【符号の説明】

20 出力画素値算出回路（出力画素値算出手段）

30 波形制御多値化回路

103 網点パターンメモリ（網点パターン記憶手段）

10 111 波形制御パターンメモリ（波形制御パターン記憶手段）

201 減算器

202 乗算器

203 比較器

204 比較器

205, 206, 207 LUT

208 デコーダ

209 セレクタ

210 階調ゲインレジスタ

20 301 D/A変換器

302 パターン発生部（第1の三角波信号発生手段）

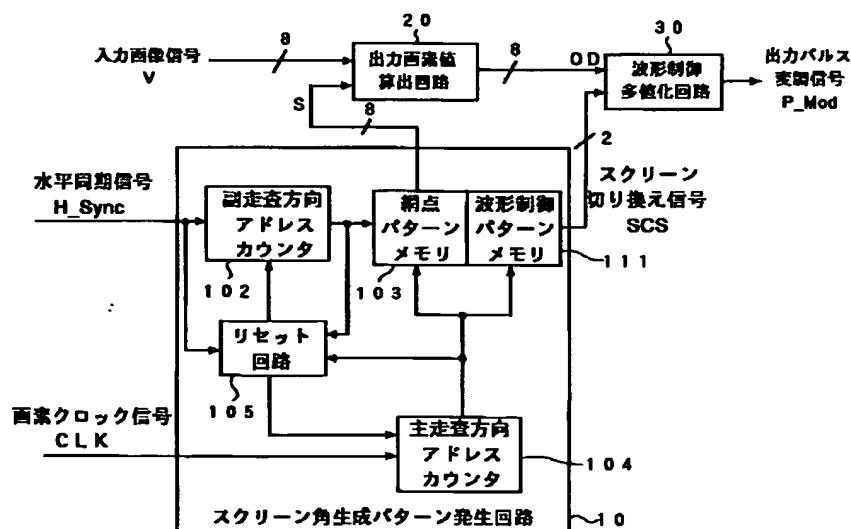
303 パターン発生部（第2の三角波信号発生手段）

304 パターン発生部（第3の三角波信号発生手段）

305, 306, 307 コンパレータ

308 セレクタ

【図1】



【図4】

5	3	1	2	4	6
5	3	1	2	4	6

a. 成長パターン

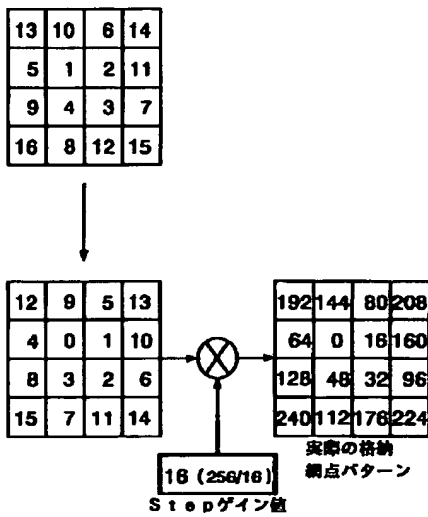
0	2	1
---	---	---

b. 濃度パターン

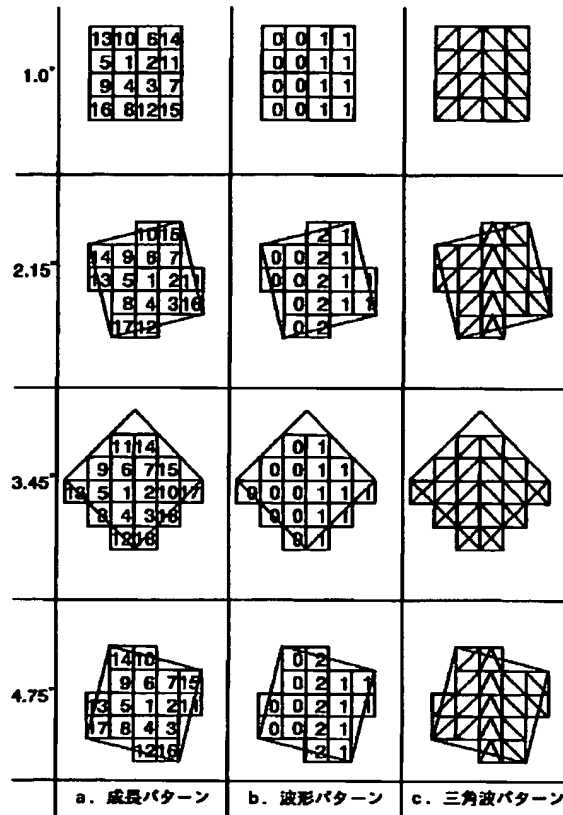


c. 三角波パターン

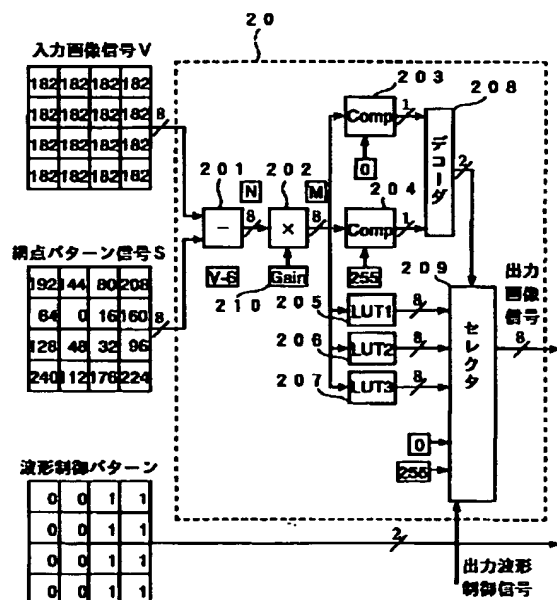
【図2】



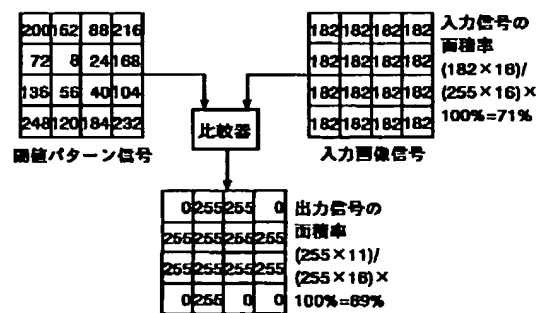
【図3】



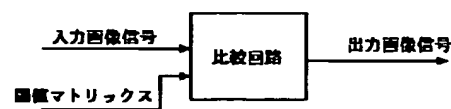
【図5】



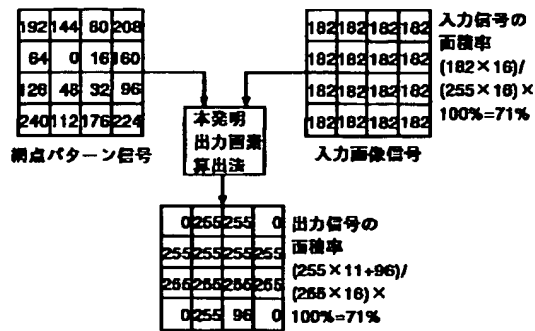
【図6】



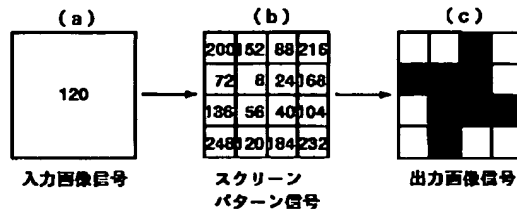
【図16】



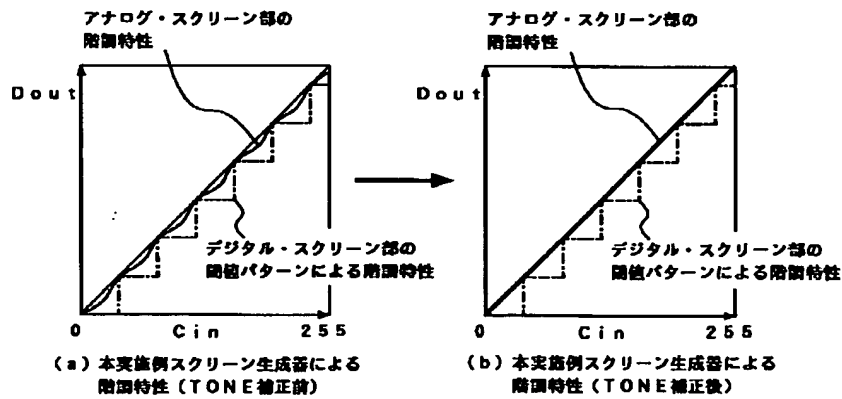
【図7】



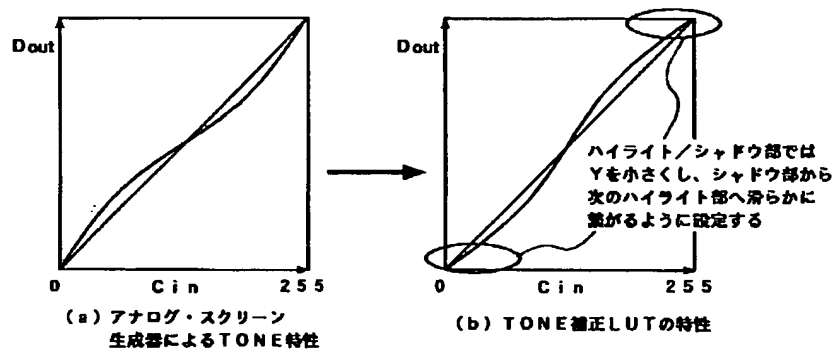
【図18】



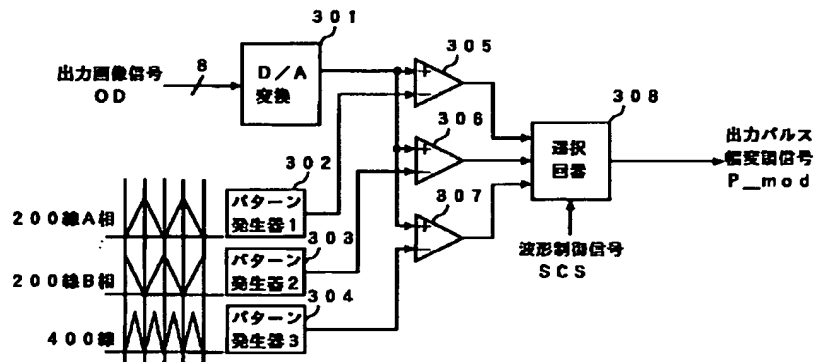
【図8】



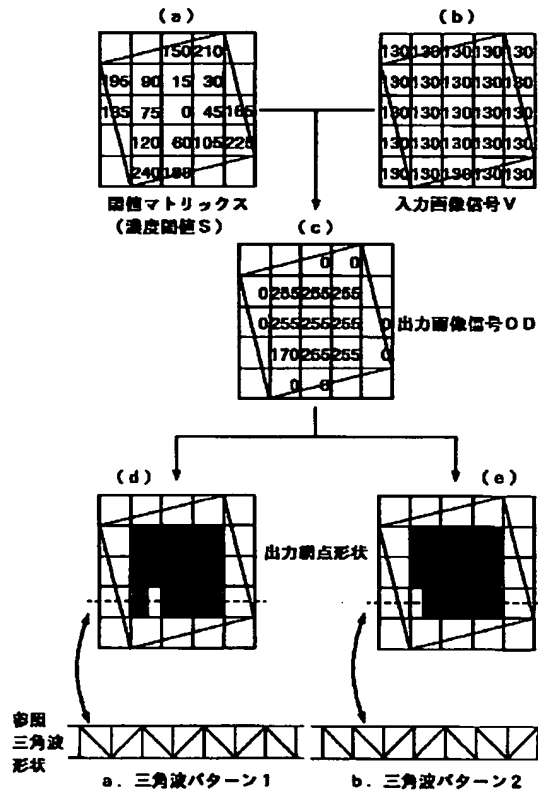
【図9】



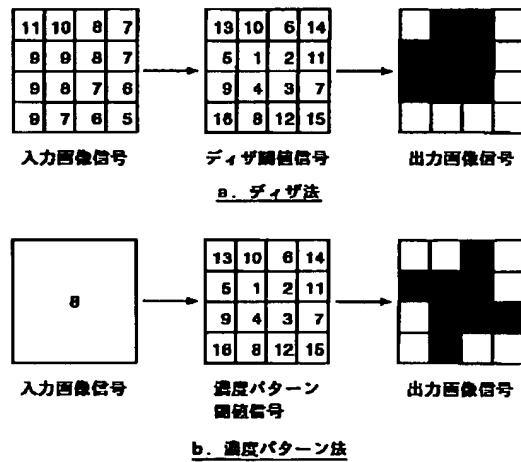
【図10】



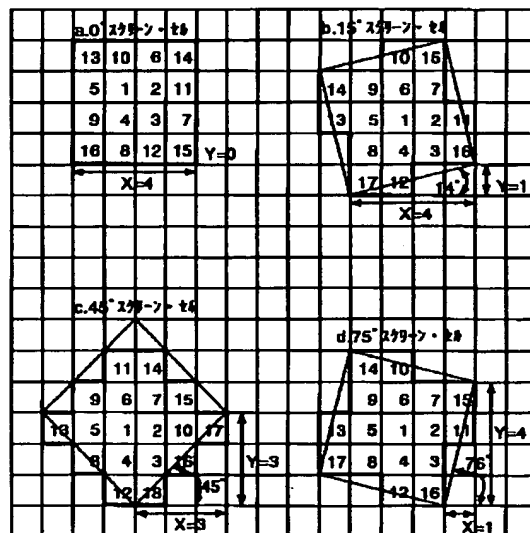
【図11】



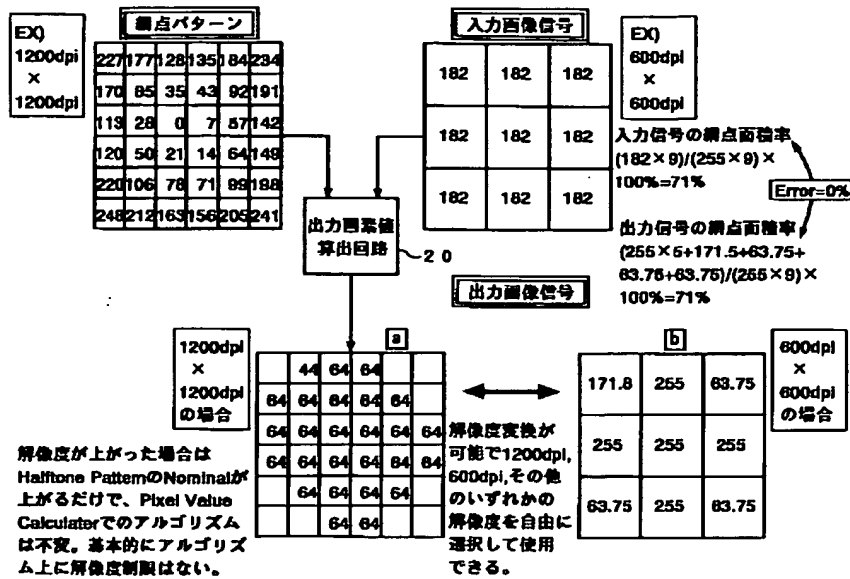
【図17】



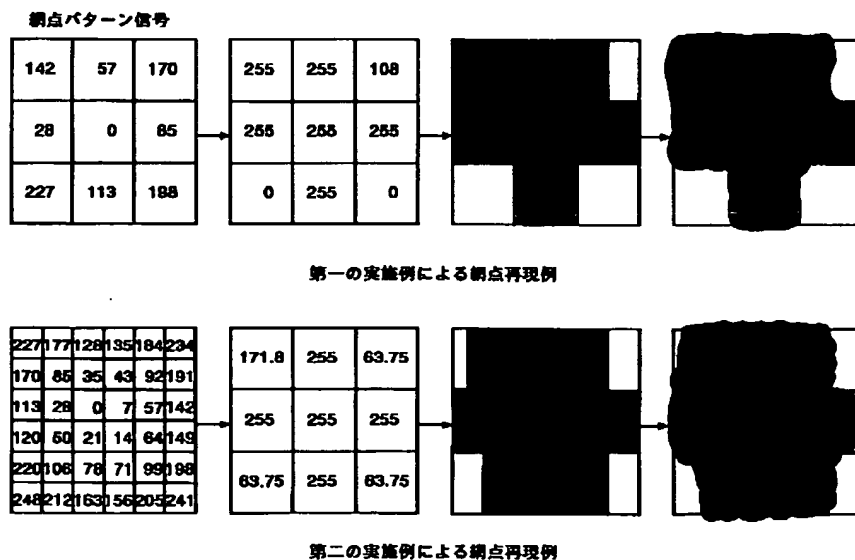
【図19】



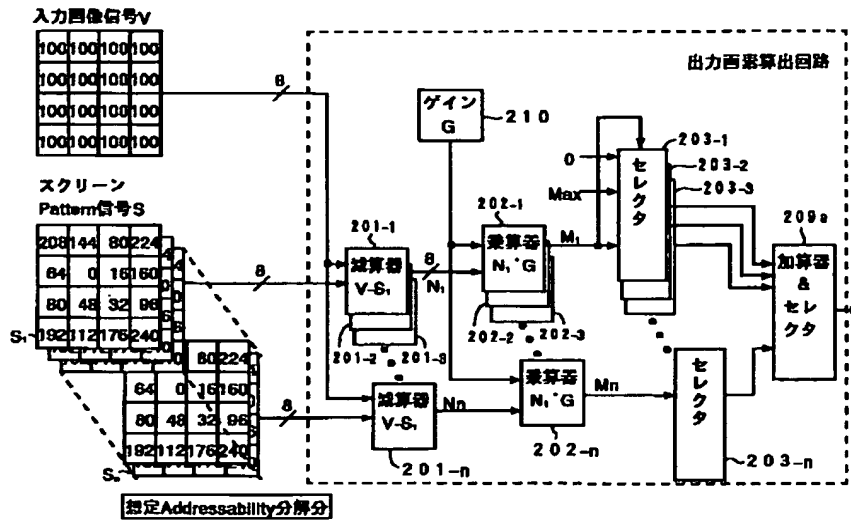
【図12】



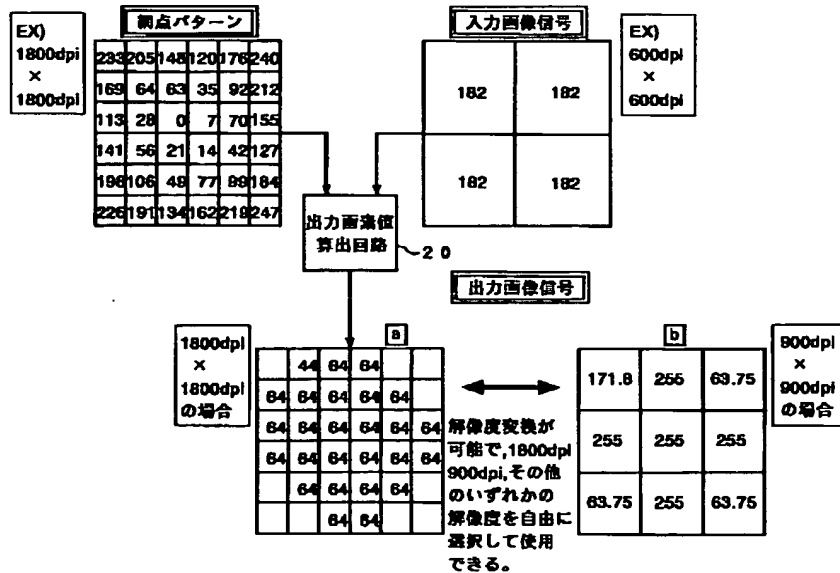
【図13】



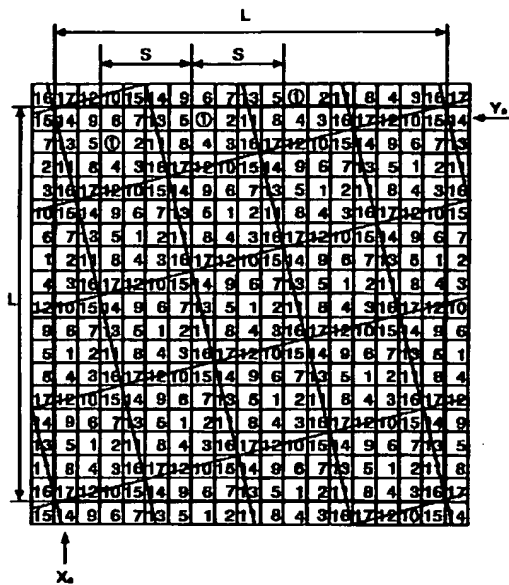
【図14】



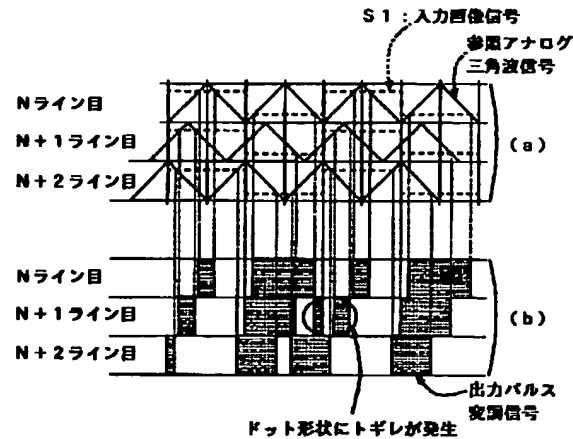
【図15】



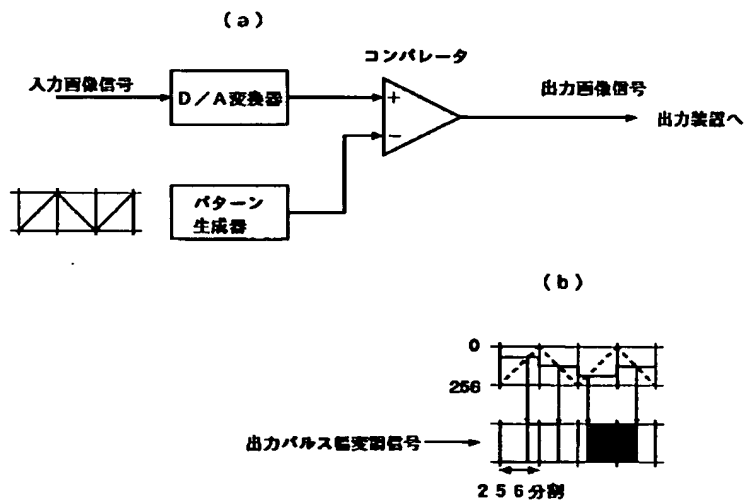
【図20】



【図22】



【図21】



フロントページの続き

(72)発明者 伊藤 篤
神奈川県海老名市本郷2274番地 富士ゼロ
ックス株式会社内

(72)発明者 小柳 勝也
神奈川県海老名市本郷2274番地 富士ゼロ
ックス株式会社内